

一种带有曲率补偿的 CMOS 带隙基准电压源

都文和, 杨轲, 康嘉浩, 潘靖雪, 徐正

(齐齐哈尔大学 通信与电子工程学院, 黑龙江 齐齐哈尔 161006)

摘要: 为降低传统双极结型晶体管(Bipolar Junction Transistor, BJT)型带隙基准源温度系数高的问题, 提出了一种带有高阶曲率补偿的带隙基准电压源, 极大降低了带隙基准源的温度系数。设计基于传统 BJT 型带隙基准电路, 采用高阶曲率补偿电路对温度系数进行优化, 并采用折叠式 cascode 运算放大器和自偏置 cascode 电流镜对输入电压范围进行优化。设计的带隙基准源具有低温度系数、高电源电压抑制比、结构简单的优点, 是各类片上系统的优良选择。

关键词: 带隙基准; 运算放大器; 曲率补偿; 温度系数; Cadence 仿真

中图分类号: TN433

文献标志码: A

如今, 小型、低成本、低功耗的模拟集成电路在消费电子、汽车应用和工业环境中起着极其重要的作用, 如智能可穿戴设备和健康检测系统^[1-3]。基准电压源亦是模拟集成电路的重要组成部分, 如 ADC(模数转换电路)、LDO(低压差线性稳压器), 故基准电压源性能会直接影响模拟集成电路的整体性能^[4-5]。而温度系数、电源电压抑制比作为衡量基准电压源性能的重要参数, 因此设计一种低温度系数、高电源电压抑制比的基准电压源具有重要意义。

目前, 基准电压源是由掩埋齐纳二极管、XFET(外加离子注入场效应管)和带隙基准源三种方式来实现^[6]。虽然, 掩埋齐纳二极管和 XFET 基准源在精度、稳定性等方面均优于带隙基准电压源, 但是, 由于其制造工艺不能与标准 CMOS 工艺兼容, 导致成本过高, 故带隙基准电压源仍是基准电压源的首选。带隙基准电压源技术是由 Robert Wildlar 在 1971 年首次提出, 由于其结构简单, 且输出电压与电源电压近似无关, 在一定温度条件范围内输出电压与温度近似无关, 与制作工艺近似无关, 功耗低与 CMOS 工艺兼容等优点, 被广泛使用, 并成为带隙基准电压源的基础^[7]。由于带隙基准电压源的普遍性和重要性, 使其一直以来都是国内外学者研究的热门话题, 并在 Wildlar 结构的基础上针对温度系数、电源电压抑制比、温度范围、功耗、稳定度等参数进行优化, 使得满足不同使用环境的带隙基准电压源相继问世。

为进一步对温度系数、电源电压抑制比等参数进行优化, 本文设计了一种带有曲率补偿的 CMOS 带隙基准电压源, 设计基于传统 BJT 型带隙基准电路, 引入高阶曲率补偿电路, 并尽量减少 MOS 管的使用, 使设计出的带隙基准电压源结构简单且温度系数大大降低。

1 BJT 型带隙基准电路基本原理

带隙基准电压源是由负温度系数电压 V_{CTAT} 和正温度系数电压 V_{PTAT} , 按照一定的比例权重相加, 从而得到一个具有零温度系数的电压^[8]。负温度系数表达式如式(1)所示, 是由 pn 结二极管的正向电压 V_{BE} 来产生^[9]。

$$\frac{\partial V_{BE}}{\partial T} = \frac{V_{BE} - (4 + m)V_T - E_g/q}{T}, \quad (1)$$

收稿日期: 2022-05-09; 修回日期: 2022-07-04.

基金项目: 黑龙江省教育厅科学研究项目(12521603).

作者简介(通信作者): 都文和(1970—), 男, 黑龙江齐齐哈尔人, 齐齐哈尔大学教授, 博士, 研究方向为大气光学、卫星激光通信、集成电路设计, E-mail: atocom@163.com.

其中,在常温 27 °C 下 $V_{BE} \approx 800$ mV、热电压 $V_T = kT/q \approx 26$ mV, $m = -3/2$, 硅的带隙能量 $E_g \approx 1.12$ eV, q 为电子电荷, k 为玻尔兹曼常数。

从(1)式可以看出基极-发射极的温度系数与其本身的 V_{BE} 大小有关,然而, V_{BE} 本身就与温度有关,所以,如果正温度系数恒定,则生成的基准电压不是固定的值^[10]。

正温度系数电压是由两个相同的二极管 Q_1 和 Q_2 工作在不同电流密度下的基极-发射极电压差 $\Delta V_{BE} = V_{BE1} - V_{BE2}$, 来产生^[11]。

$$\Delta V_{BE} = V_T \ln \left(\frac{nI_0}{I_{S1}} \right) - V_T \ln \left(\frac{I_0}{I_{S2}} \right) = V_T \ln n, \quad (2)$$

其中, $I_{S1} = I_{S2}$, 为二极管的反向饱和电流, I_0 为二极管偏置的发射极电流, n 为两只二极管 Q_1 和 Q_2 发射区面积之比。

对(2)式两边求导可以得出正温度系数

$$\frac{\partial \Delta V_{BE}}{\partial T} = \frac{\partial V_T}{\partial T} \ln n = \frac{k}{q} \ln n. \quad (3)$$

此时,可以写出具有零温度系数的基准电压 $V_{ref} = V_{CTAT} + V_{PTAT} = \alpha_1 V_{BE} + \alpha_2 (V_T \ln n)$. 对等式两边求导,并代入负温度系数表达式(1)式和正温度系数表达式(3)式,可以得到带隙基准电压源的温度系数

$$\frac{\partial V_{ref}}{\partial T} = \alpha_1 \frac{\partial V_{BE}}{\partial T} + \alpha_2 \frac{\partial V_T}{\partial T} \ln n, \quad (4)$$

其中,在常温下 $\partial V_{BE} / \partial T \approx -1.5$ mV/K, $\partial V_T / \partial T \approx 0.087$ mV/K.

令 $\frac{\partial V_{ref}}{\partial T} = 0$, 即可使得带隙基准电压源的温度系数为零. 且令 $\alpha_1 = 1$, 由(4)式可得到 $\alpha_2 \ln n \approx 17.2$, 则零温度系数的基准电压 $V_{ref} \approx 1.25$ V.

如图 1 所示为实现带隙基准电压源的实际电路图. Q_1 是一个二极管连接的 pnp 管, Q_2 是由 n 只 Q_1 并联的 pnp 管组成; R_2 和 R_3 是两只相同的电阻; MP1 和 MP2 是两只相同的 PMOS 管用作电流源, 为 Q_1 和 Q_2 提供偏置; A_1 是一个运算放大器. 零温度系数电流是由 R_3 上产生的负温度系数电流传递到 R_2 上, 而 R_1 上产生的是正温度系数电流, 正负温度系数电流在 MP2 上叠加之后, 从而产生零温度系数电流, 之后通过电流镜线性拷贝到 MP3 上, 再经由电阻 R_4 转换为零温度系数电压 V_{ref} 输出。

利用运算放大器的“虚短”特性可以使得 $V_X \approx V_Y \approx |V_{BE1}|$, 由图 1 可以写出具有零温度系数的输出电压

$$V_{ref} = \frac{R_4}{R_2} \left(|V_{BE1}| + \frac{R_2}{R_1} V_T \ln n \right). \quad (5)$$

结合(4)式和(5)式可知,若令 $(R_2/R_1) \ln n \approx 17.2$, 就可以使得输出电压 V_{ref} 具有零温度系数; 同时, 通过调节电阻 R_4 就可以改变输出电压 V_{ref} , 并且可以获得低于 1.25 V 的基准输出电压。

2 带隙基准电压源电路设计

本文设计的带隙基准电压源, 基于传统双极结型晶体管 (Bipolar Junction Transistor, BJT) 型带隙基准电路, 主要由带隙基准核心电路、二阶曲率补偿电路、偏置电路、运算放大器及启动电路组成。

2.1 二阶曲率补偿电路设计

图 1 中的传统型带隙基准电路仅使用了一阶温度补偿, 若要获得更低的温度系数, 可以引入二阶曲率补

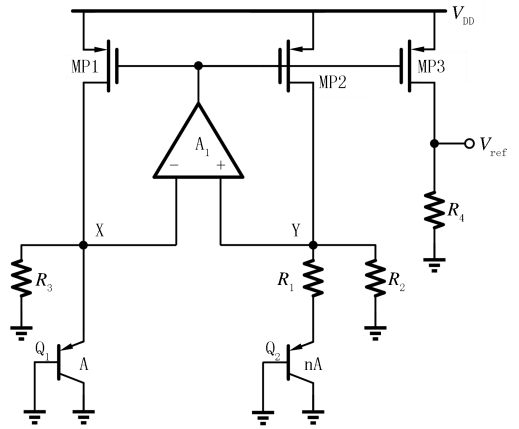


图1 传统BJT型带隙基准电路原理图

Fig.1 Tradition BJT bandgap reference circuit

偿电路.本文采用的二阶曲率补偿电路如图 3(d)所示,在图 1 的基础上增加了一个二极管 Q_3 和两个相等的电阻 R_6, R_7 ,用于修正非线性电流项.当经过一阶温度补偿后,MP8 和 MP9 管产生近似具有零温度系数的电流,而二极管 Q_1 和 Q_2 产生的是正温度系数电流.因此,将 MP8 和 MP9 产生的零温度系数电流通过电流镜线性拷贝到 MP10 管,用于偏置二极管 Q_3 .此时, Q_3 和 $Q_{1,2}$ 二者之间产生的电压差 $\Delta V_{BE} = V_{NL} = V_{BE1} - V_{BE3}$,将用于修正非线性电流项,从而实现二阶曲率补偿.由图 3(d)可以写出带隙基准电压

$$V_{ref} = \frac{R_8}{2R_3} \left[\frac{2R_3 \ln n}{R_1} V_T + V_{BE1} + \frac{2R_3}{R_6} (V_{BE1} - V_{BE3}) \right]. \quad (6)$$

对(6)式两边求导,可得到二阶曲率补偿后的温度系数

$$\frac{\partial V_{ref}}{\partial T} = R_8 \left[\frac{1}{2R_3} \left(\frac{2R_3 \ln n}{R_1} \frac{\partial V_T}{\partial T} + \frac{\partial V_{BE1}}{\partial T} \right) + \frac{1}{R_6} \left(\frac{\partial V_{BE1}}{\partial T} - \frac{\partial V_{BE3}}{\partial T} \right) \right],$$

其中,第一部分为一阶线性补偿项由正温度系数电流和负温度系数电流组成,第二部分为由电流 I_{NL} 实现的曲率补偿项.此时令等式为零即可获得零温度系数的带隙基准电压. R_8 作为基准源输出电压调节电阻对温度系数没有影响,所以只需通过精确调节 R_1, R_3 和 R_6 的阻值即可完成预期的曲率补偿.此结构的难点在于各个电阻之间的阻值匹配,可通过大量仿真实验对各个电阻的阻值进行调节,以获得最低的温度系数.

2.2 偏置电路及运算放大器设计

如图 3(b)所示,偏置电路采用由 MN3, MN4 以及 R_0 组成的自偏置 cascode 电流镜结构,而不采用图 2 的普通 cascode 电流镜结构.由图 3(b)可以写出普通 cascode 电流镜 V_{out} 最小输出电压 $V_{out_min} = V_{GS3} + V_{GS1} - V_{TH1} = 2V_{OD} + V_{TH}$,可知, V_{out} 最小输出电压消耗了一个阈值电压的余度.

为了避免过多的消耗电压余度,故而采用自偏置 cascode 电流镜.如图 3(b)所示的自偏置 cascode 电流镜使用电阻 R_0 来调节 MN4 的 V_{GS} ,使得 MN5 和 MN6 的 V_{GS} 下降,由此来获得较低的电压余度.当电源电压较低时各 MOS 管仍能处于饱和区,偏置电路可以正常工作.同时作为 PSRR 增强电路,以提高低频时的电源电压抑制比^[12].此时可以写出自偏置 cascode 电流镜 V_{out} 最小输出电压为: $V_{out_min} = V_{GS4} + (V_{GS3} - V_{TH}) - V_{TH} = 2V_{OD}$,可以看出自偏置 cascode 电流镜相比于普通 cascode 电流镜的电压余度减小了一个阈值电压 V_{TH} .

本文运放采用折叠式 cascode 运算放大器如图 3(b)所示,折叠式 cascode 运算放大器相对比于传统运算放大器,具有匹配性好,瞬态相应快,速度高等优点被广泛使用在各种实际应用中^[13].由 MP4 和 MP5 作为 cascode 运放第一级差分输入, MP6 和 MP7 组成电流镜结构,单端输出的 V_{out} 作为输出端.其中,在 cascode 运放差分输入端使用 MP4 和 MP5 两只 PMOS 管,可以有效地降低输出的 $1/f$ 噪声并可以提高 cascode 尾电流源的电压余度^[14].

2.3 启动电路设计

启动电路是电路正常运行必不可少的部分^[15].启动电路有两点最基本的要求:1)在电源电压上电的时候能够保证核心电路正常工作,2)在核心电路正常工作之后,能够自行关闭,以免对核心电路正常工作产生影响.本文的启动电路如图 3(a)所示,仅由 MP1, MN1 和 MN2 三只 MOS 管组成.

当电源电压上电之后,除启动电路中之外的电路中均无电流流过,MP1 导通, MN2 的栅电压被迅速提升,导致 MN2 的漏电压降低,使得偏置电路和电流镜快速导通,核心电路正常工作.当 MN1 栅极感应到 V_{ref} 产生, MN1 导通, MN2 的栅电压被迅速拉低, MN2 截止,启动电路关闭,避免对核心电路产生影响.

2.4 带隙基准电压源整体电路结构设计

本文设计的带隙基准电压源整体电路结构图如图 3 所示.由启动电路、折叠式 cascode 运算放大器、带隙基准核心电路、二阶曲率补偿电路组成.在图 3(b)所示的折叠式 cascode 运算放大器中,在运放的输出节点 V_{out} 增加对地的补偿电阻 R_C 和电容 C_C ,用于优化 PSRR.将图 1 中的电阻 R_2 和 R_3 分成如图 3(c)所示由完全相等的电阻 R_2, R_3 和 R_4, R_5 串联.这样可以降低运放输入的共模电平,从而降低整体电路的最低工作电压.

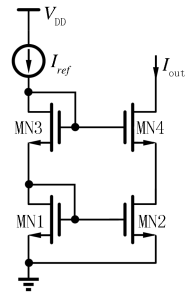


图2 普通cascode电流镜

Fig.2 Ordinary cascode current mirror

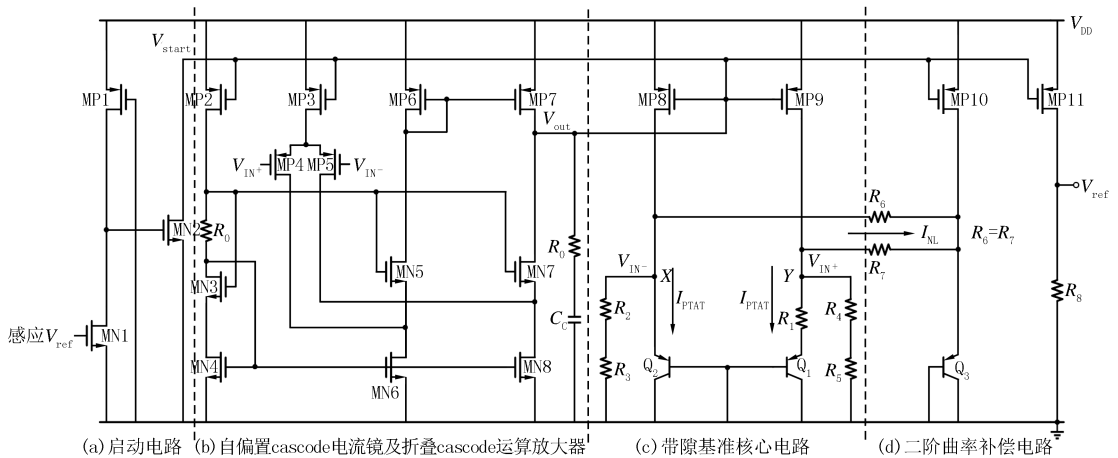


图3 本文带隙基准电压源整体电路结构图

Fig.3 Bandgap reference voltage source overall circuit structure diagram in this paper

3 实验结果分析

本文电路实验仿真基于中芯国际 SMIC 0.13 μm 工艺, Cadence 软件进行. 仿真结果表明, 在 TT 工艺角, 环境温度 $27\text{ }^\circ\text{C}$, 电源电压 V_{DD} 为 3 V, 温度范围为 $-55\sim 135\text{ }^\circ\text{C}$ 的条件下, 二阶曲率补偿前的温度系数为 $10.91\times 10^{-6}\text{ }^\circ\text{C}^{-1}$, 曲率补偿后的温度系数仅为 $0.51\times 10^{-6}\text{ }^\circ\text{C}^{-1}$, 温度特性对比曲线如图 4 所示, 从图 4 可以看出经二阶曲率补偿后极大降低了带隙基准电压源的温度系数.

图 5 为在不同工艺角的温度特性变化特性曲线, 在 SS 工艺角, 环境温度 $135\text{ }^\circ\text{C}$ 下, 温度系数为 $1.61\times 10^{-6}\text{ }^\circ\text{C}^{-1}$; 在 FF 工艺角, 环境温度 $-55\text{ }^\circ\text{C}$ 下, 温度系数为 $12.44\times 10^{-6}\text{ }^\circ\text{C}^{-1}$.

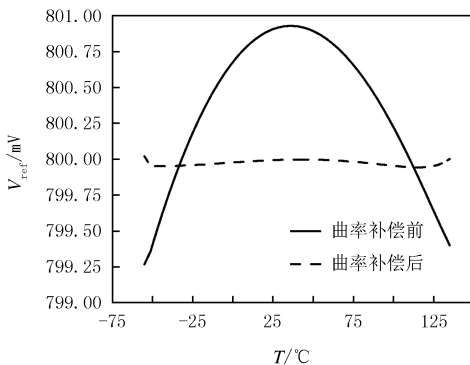


图4 温度特性曲线对比

Fig.4 Comparison of the temperature characteristic curve

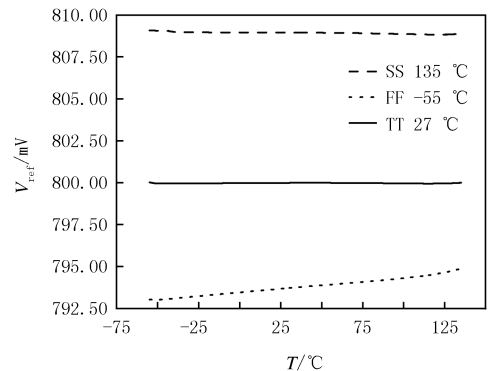


图5 不同工艺角下的温度特性曲线

Fig.5 Temperature characteristic curves at different process corner

图 6 所示为在 TT 工艺角, 在温度范围为 $-55\sim 135\text{ }^\circ\text{C}$, 电源电压范围为 $1.7\sim 4.1\text{ V}$ 的条件下所对应的温度系数 TC 变化曲线. 在最低电源电压为 1.7 V, 温度系数为 $17.94\times 10^{-6}\text{ }^\circ\text{C}^{-1}$; 在最高电源电压为 4.1 V, 温度系数为 $17.29\times 10^{-6}\text{ }^\circ\text{C}^{-1}$. 图 6 表明当电源电压在 $1.7\sim 4.1\text{ V}$ 范围内时, 本文带隙基准电路能以温度系数小于 $20\times 10^{-6}\text{ }^\circ\text{C}^{-1}$ 稳定运行.

图 7 给出了本文带隙基准的电源电压抑制比 PSRR 特性曲线, 频率为 10 Hz 时, 电源电压抑制比为 -79.2 dB ; 频率为 10 kHz 时, 仍有一 -39.78 dB , 具有较为良好的电源电压波动抑制能力.

为了分析工艺变化及容差对本文带隙基准电路的影响, 故进行 300 次蒙特卡罗仿真^[16]. V_{ref} 温度特性的变化曲线如图 8(a) 所示, 可以看出大多数曲线分布在 800 mV 附近. 基准输出电压统计结果如图 8(b) 所示, 基准输出电压整体图形呈正态分布, 平均输出电压为 799.993 mV, 标准差为 51.567 mV.

如本文电路的版图设计(见附图 I)采用共质心匹配原则、对称性布局、添加 Dummy 器件等方式来减小

闩锁和寄生效应,并通过了 DRC(设计规则检查)和 LVS(电路图版图一致性检查).最终完成的带隙基准电压源的版图面积约为 0.039 mm^2 ($230 \mu\text{m} \times 169 \mu\text{m}$).表 1 列举了本设计与参考文献带隙基准电压源的参数对比.

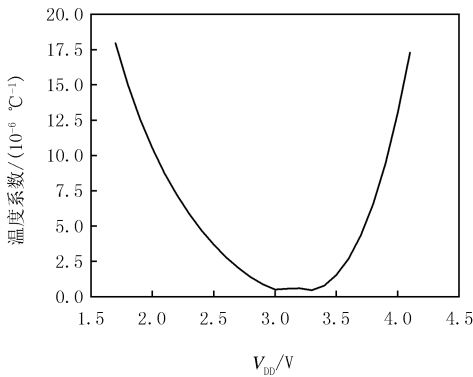


图6 温度系数随电源电压 V_{DD} 变化特性曲线

Fig. 6 Characteristic curve of TC changing with V_{DD}

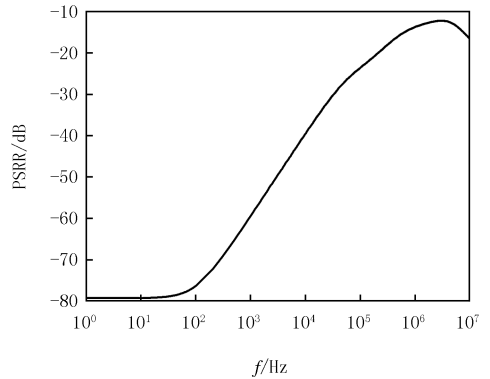
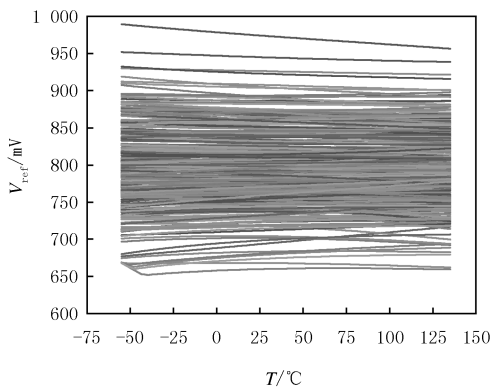
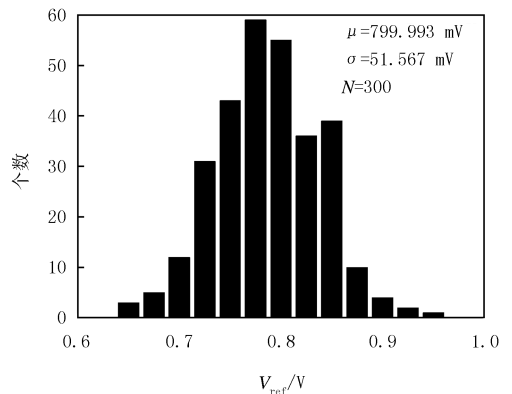


图7 PSRR特性曲线

Fig. 7 PSRR characteristic curve



(a) V_{ref} 温度特性曲线



(b) 27 °C 时基准输出电压统计结果

图8 蒙特卡罗仿真结果

Fig. 8 Monte Carlo Simulation Results

表 1 本设计与参考文献基准电压源的参数对比

Tab. 1 Comparison of the parameters of this design and the reference voltage source

参数	文献[4]	文献[10]	文献[11]	文献[15]	本文
工艺/ μm	0.18	0.09	0.35	0.13	0.13
电源电压/V	—	0.96~1.40	5	1.2~3.3	1.7~4.1
输出基准电压/V	0.496	0.58	1.2	0.51	0.8
温度范围/ $^{\circ}\text{C}$	-45~125	-40~125	-50~140	-20~100	-55~135
温度系数/ $(10^{-6} \cdot ^{\circ}\text{C}^{-1})$	21.2	3.34	28	31	0.51
电源抑制比/dB@10Hz	-80	-20.69	-42	-51.7	-79.2

4 结 论

本文电路采用高阶曲率补偿,在仿真环境下取得极低的温度系数.仿真结果表明,在电源电压为 $1.7 \sim 4.1 \text{ V}$,温度范围为 $-55 \sim 135 \text{ }^{\circ}\text{C}$ 的条件下,温度系数为 $0.51 \times 10^{-6} \text{ }^{\circ}\text{C}^{-1}$,电源电压抑制比为 $-79.2 \text{ dB@} 10 \text{ Hz}$,满足曲率补偿后低温度系数设计的目标要求.本文电路设计实现电路结构简单,温度系数低,PSRR 高等优点,可适用于对温度系数要求较高的电源管理类芯片中.

附 录

附图见电子版(DOI:10.16366/j.cnki.1000-2367.2023.01.011).

参 考 文 献

- [1] CHANG Y,ZUO J J,ZHANG H N,et al.State-of-the-art and recent developments in micro/nanoscale pressure sensors for smart wearable devices and health monitoring systems[J].Nanotechnology and Precision Engineering,2020,3(1):43-52.
- [2] 陈皓勇,蔡伟钧,陈健润.能量与信息融合的电力物联网技术[J].电力系统保护与控制,2021,49(22):8-17.
CHEN H Y,CAI W J,CHEN J R.Power Internet of Things technology with energy and information fusion[J].Power System Protection and Control,2021,49(22):8-17.
- [3] 王延峰,申永鹏,唐耀华,等.双碳目标下 NB-IoT 能源物联网安全构架及关键技术[J].电力系统保护与控制,2022,50(8):179-187.
WANG Y F,SHEN Y P,TANG Y H,et al.Framework and key technologies for NB-IoT energy Internet of Things to achieve carbon peak and neutrality goals[J].Power System Protection and Control,2022,50(8):179-187.
- [4] 汪振民,杨光.具有高稳定度的低压带隙基准源[J].微波学报,2020,36(S1):246-249.
WANG Z M,YANG G.Low voltage bandgap reference source with high stability[J].Journal of Microwaves,2020,36(S1):246-249.
- [5] 岳舟.高电压增益混合型 DC-DC 变换器研究[J].电力系统保护与控制,2021,49(21):113-122.
YUE Z.A hybrid DC-DC converter with higher voltage gain[J].Power System Protection and Control,2021,49(21):113-122.
- [6] 陆云,李严,董子刚,等.基于 MOS 技术的基准源电路研究进展[J].微电子学,2014,44(2):218-224.
LU Y,LI Y,DONG Z G,et al.Progress in the development of MOS-based reference source circuits[J].Microelectronics,2014,44(2):218-224.
- [7] 吴金,姚建楠,常昌远.CMOS 模拟 IP 线性集成电路[M].南京:东南大学出版社,2007:67-68.
- [8] 谭传武,傅宗纯.改进型自偏置带隙基准源电路设计[J].电子设计工程,2021,29(13):47-50.
TAN C W,FU Z C.Design of an improved self biased bandgap reference circuit[J].Electronic Design Engineering,2021,29(13):47-50.
- [9] KEAT C,KANESAN J,RAMIAH H.Low-voltage,high-precision bandgap current reference circuit[J].IETE Journal of Research,2012,58(6):501.
- [10] SUN N,SOBOT R.A low-power low-voltage bandgap reference in CMOS[C]//CCECE.Calgary:[s.n.],2010:1-5.
- [11] XU L,NIU P J,FU X S,et al.Design of Bandgap Reference in Switching Power Supply[J].Semiconductor Photonics and Technology,2009,15(02):101-104.
- [12] DEY A,BHATTACHARYYA T K.A CMOS bandgap reference with high PSRR and improved temperature stability for system-on-chip applications[C]//2011 IEEE International Conference of Electron Devices and Solid-State Circuits.Tianjin:IEEE,2011:1-2.
- [13] FAR A.A 220nA bandgap reference with 80dB PSRR targeting energy harvesting[C]//2016 IEEE Canadian Conference on Electrical and Computer Engineering.Vancouver:IEEE,2016:1-4.
- [14] ZHOU Z X,LAI Q T,JIANG Y,et al.A high PSRR bandgap reference[J].Microelectronics & Computer,2019,36(05):1-4.
- [15] 王梓淇,王永顺,陈昊.一种超低功耗的全 CMOS 基准电压源设计[J].现代电子技术,2020,43(16):1-3.
WANG Z Q,WANG Y S,CHEN H.An ultra-low power consumption full-CMOS reference voltage source design[J].Modern Electronics Technique,2020,43(16):1-3.
- [16] 马燕峰,骆泽榕,赵书强,等.基于改进蒙特卡罗混合抽样的含风光电力系统风险评估[J].电力系统保护与控制,2022,50(9):75-83.
MA Y F,LUO Z R,ZHAO S Q,et al.Risk assessment of a power system containing wind power and photovoltaic based on improved Monte Carlo mixed sampling[J].Power System Protection and Control,2022,50(9):75-83.

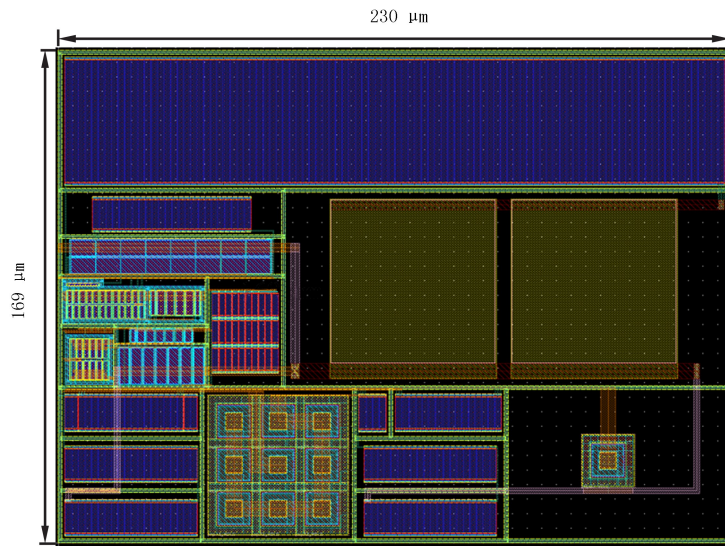
A CMOS bandgap voltage reference with curvature compensation

Du Wenhe, Yang Ke, Kang Jiahao, Pan Jingxue, Xu Zheng

(College of Communication and Electronic, Qiqihar University, Qiqihar 161006, China)

Abstract: In order to reduce the problem of high temperature coefficient of the traditional BJT bandgap reference source, a bandgap voltage reference source with high-order curvature compensation is proposed, which greatly reduces the temperature coefficient of the reference source. Based on a traditional BJT bandgap reference circuit, a high-order curvature compensation circuit is used to optimize the temperature coefficient, and a folded cascode operational amplifier and a self-biased cascode current mirror are used to optimize the input voltage range. The bandgap reference source designed in this paper has the advantages of low temperature coefficient, high power supply rejection and simple structure, and is therefore a superior choice for System on Chip.

Keywords: bandgap reference; operational amplifier; curvature compensation; temperature coefficient; Cadence simulation



附图 I 本文带隙基准电压源版图

Attached fig. I Layout of bandgap reference in this paper