

文章编号:1000-2367(2021)01-0025-06

DOI:10.16366/j.cnki.1000-2367.2021.01.004

# CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> 前驱体煅烧温度对其介电性能的影响

王显威,李盛男,赵雪至,马永豪,尚淑英,尚军,尹少骞,胡艳春

(河南师范大学 物理学院;河南省光伏材料重点实验室,河南 新乡 453007)

**摘要:**采用溶胶-凝胶法制备 CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub>(CCTO)陶瓷粉体,研究煅烧后 CCTO 前驱体晶相对烧结成型后的陶瓷介电性能的影响。通过控制煅烧温度(450 °C,500 °C,550 °C,600 °C)来控制粉体物相,最后用 1 050 °C 进行烧结。结果表明,在低温下煅烧的粉体经过高温烧结也可以得到纯 CCTO 晶相。在未形成 CCTO 晶相下烧结的样品,晶粒更加粗大,拥有更高的介电常数和介电损耗。其中 500 °C 样品介电性能表现最好,在 1 kHz 时达到  $4.7 \times 10^4$ ,而介电损耗也在 1 kHz 时降到 0.11,介电弛豫更加明显。形成 CCTO 晶相下烧结得到的样品,在介电性能方面表现出更加出色的温度稳定性和频率稳定性。

**关键词:**CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub>;介电性能;晶相;煅烧温度

**中图分类号:**TQ174.1

**文献标志码:**A

随着电子信息技术市场的迅猛发展,电子设备的小型化、集成化和稳定化的需求日益显著。高介电常数陶瓷材料是一种重要的电子器件类材料,其显著的高介电常数在多层电容器(MLCC)、谐振器、滤波器等电子信息技术领域中得到广泛应用,使得目前市场需求的解决成为可能<sup>[1]</sup>。CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub>(CCTO)是近年来着重研究的一种具有良好的高介电常数和稳定性的新型材料<sup>[2-7]</sup>。它在常温、千赫兹频率下的介电常数能达到  $10^4$ ,且在很长的温度区间内(100~400 K)具有很好的温度稳定性<sup>[8]</sup>。

人们一直在探寻 CCTO 高介电性的来源,目前能够被大多数人所接受的是内部阻挡层电容器(IBLC)模型。该模型认为 CCTO 陶瓷由绝缘晶界和 n 型半导体晶粒组成,晶粒内部还存在畴界,绝缘体晶界、畴界与半导体晶粒之间发生了较强的 Maxwell-Wagner 极化,形成阻挡层电容器导致高介电常数<sup>[9-10]</sup>。在电场的影响下,由于 IBLC 效应,大量电荷会在晶粒和晶界之间的界面积聚,形成了一个由晶粒-晶界-晶粒所组成的小电容。这些小电容通过串联或者并联的方式连接在一起。每一个小电容的大小与晶粒尺寸都有着密不可分的关系。如果能控制晶粒尺寸的大小就可以影响样品整体的介电响应。基于此,多数研究者希望通过控制煅烧温度来控制晶粒的尺寸<sup>[11-12]</sup>,他们通过固相法和液相法都在不同的煅烧温度下对 CCTO 的性质有了一定的探索。而溶胶-凝胶法作为液相法的一种,因其制备的粉体具有尺寸小、活性高和分散均匀等特点被人们广泛使用。

本文通过采用的溶胶-凝胶法,控制煅烧温度,探究在形成 CCTO 晶相和未形成 CCTO 晶相的两种情况下烧结对陶瓷介电性能的影响。

## 1 实验

### 1.1 样品的制备

本实验使用钛酸四丁酯、三水硝酸铜、一水合醋酸钙、冰醋酸和无水乙醇(均为分析纯)等原料,采取溶胶-凝胶法进行实验。按照以下步骤进行:0.04 mol 钛酸四丁酯溶解于 15 mL 无水乙醇中,混合均匀后再加入

收稿日期:2019-10-26;修回日期:2020-01-03.

基金项目:国家自然科学基金(51402091;51601059);河南省高等学校重点科研项目基础研究计划(19B43005);河南师范大学专项科研基金(20180543);国家大学生创新创业计划项目(201910476028)。

作者简介(通信作者):王显威(1981—),男,河南兰考人,河南师范大学副教授,博士,研究方向为磁、电功能材料,E-mail:xwwang2000@163.com.

60 mL 冰醋酸, 搅拌 30 min 形成 A 液; 再取 0.03 mol 三水硝酸铜溶于 40 mL 无水乙醇中, 搅拌至澄清透明的蓝色溶液, 将其加入到 A 液中, 形成澄清透明的蓝绿色溶液, 并持续搅拌均匀形成 B 液; 称量 0.03 mol 一水合醋酸钙溶解于 35 mL 去离子水中, 将其缓慢而匀速地滴加至 B 液中; 调节混合溶液的  $\text{pH}=3$ , 使用磁力搅拌器搅拌 1 h, 得到蓝绿色的澄清透明的溶胶先驱体; 恒温水浴锅中  $85\text{ }^{\circ}\text{C}$  下干燥 15 h, 获得蓝绿色的凝胶. 先后分别于  $125\text{ }^{\circ}\text{C}$ ,  $210\text{ }^{\circ}\text{C}$  下在电热鼓风干燥箱内继续烘干 8 h, 6 h, 之后转移至玛瑙研钵中研细得到干凝胶粉体. 再将凝胶粉体放入蒸发皿内, 在马弗炉内中  $5\text{ }^{\circ}\text{C}/\text{min}$  升至  $350\text{ }^{\circ}\text{C}$  下保温 3 h. 接着用  $5\text{ }^{\circ}\text{C}/\text{min}$  的升温速率, 分别在  $450\text{ }^{\circ}\text{C}$ ,  $500\text{ }^{\circ}\text{C}$ ,  $550\text{ }^{\circ}\text{C}$ ,  $600\text{ }^{\circ}\text{C}$  下保温 10 h 后随炉冷却, 即得到 CCTO 多晶粉体. 将 CCTO 先驱体压制 ( $125\text{ MPa}$ , 4 min) 成坯体 (半径 5 mm). 最后将坯体放置在马弗炉中  $5\text{ }^{\circ}\text{C}/\text{min}$  升至  $1\text{ }050\text{ }^{\circ}\text{C}$  下烧结 15 h 后随炉冷却, 制成陶瓷样品.

## 1.2 样品性能表征

首先使用 X 射线衍射仪表征样品晶体结构, 再使用金相显微镜表征样品微观结构. 之后将样品表面均匀地涂上一层银胶, 放入鼓风干燥箱,  $150\text{ }^{\circ}\text{C}$  下干燥 20 min, 之后在马弗炉中  $680\text{ }^{\circ}\text{C}$  下保温 5 min, 得到陶瓷样品的银电极, 之后利用阻抗分析仪 (HP4294) 对样品进行电学性能表征.

## 2 结果与分析

从图 1(a) 中可以看出, 煅烧温度在  $600\text{ }^{\circ}\text{C}$  以下没有 CCTO 晶相形成, 存在大量的 CuO 和锐钛矿  $\text{TiO}_2$ . 煅烧温度达到  $600\text{ }^{\circ}\text{C}$  时, 陶瓷粉体的 XRD 图谱中出现 CCTO 的大部分衍射峰, 并且 CuO 和  $\text{TiO}_2$  的衍射峰减少, 锐钛矿  $\text{TiO}_2$  转变为金红石相. 从图 1(b) 中可以清晰地看出所得陶瓷样品出现尖锐的衍射峰, 对应 CCTO 晶相, 没有检测到杂质相. 结合图 1(a) 可以发现, 在低温下煅烧的粉体经过高温烧结也可以得到纯 CCTO 晶相.

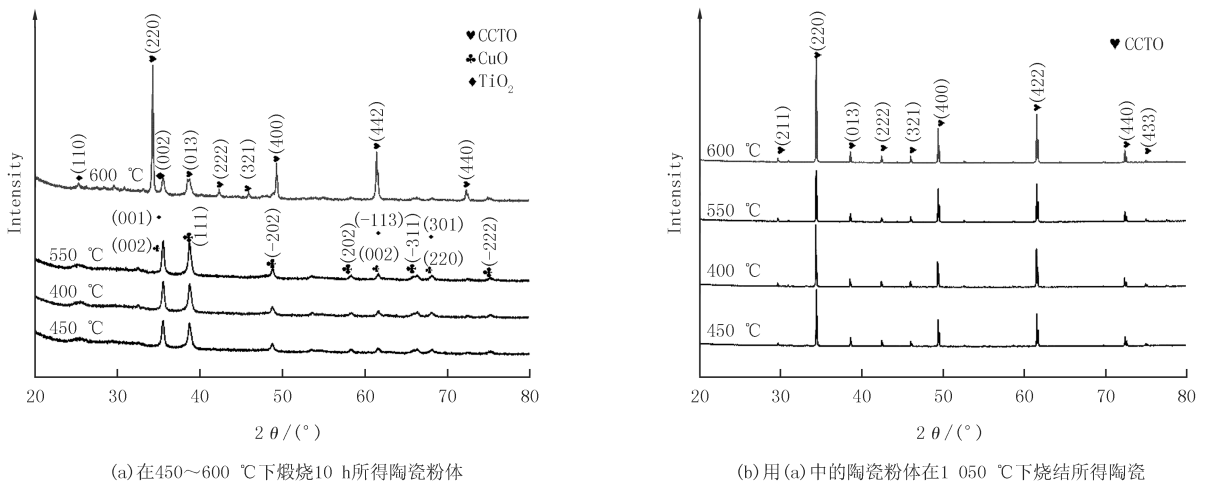


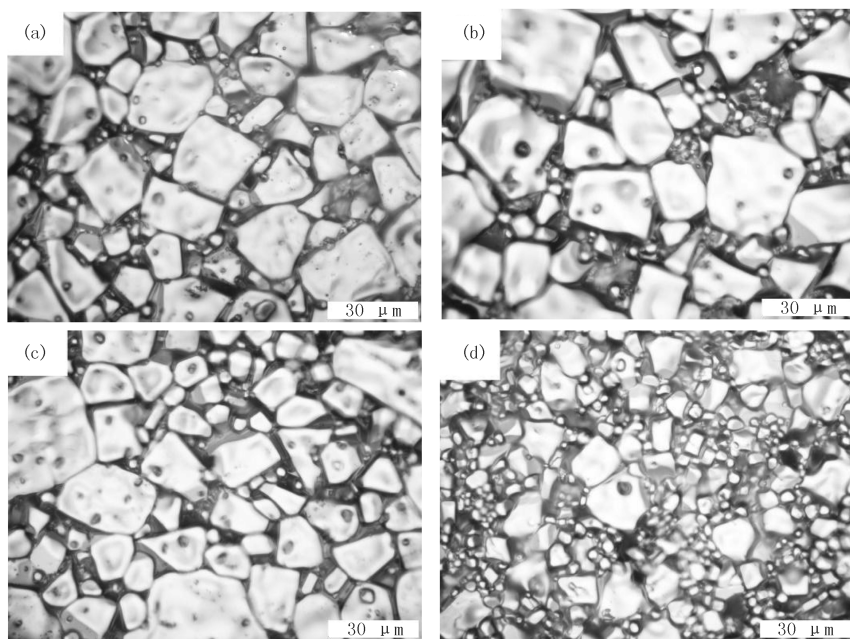
图1 CCTO陶瓷粉体及陶瓷的XRD图谱

Fig. 1 XRD patterns of CCTO ceramic powders and ceramics

不同煅烧温度粉体烧结所得陶瓷的金相显微镜图如图 2 所示. 可以看出所有的陶瓷样品均出现了多种不同尺寸晶粒共存的现象并且都具有清晰的晶界. 与  $600\text{ }^{\circ}\text{C}$  煅烧粉体压片烧结所得陶瓷相比,  $450\sim 550\text{ }^{\circ}\text{C}$  煅烧粉体压片烧结所得陶瓷的晶粒更为粗大. 这是由于  $450\sim 550\text{ }^{\circ}\text{C}$  粉体中的成分主要是 CuO,  $\text{TiO}_2$  和  $\text{CaTiO}_3$ , 在烧结过程中会有 CuO/ $\text{TiO}_2$  的液相生成, 促进了晶粒生长, 表现为平均晶粒尺寸的增大<sup>[13-14]</sup>. 也有文献报道称煅烧后形成 CCTO 主晶相后烧结会有偏析现象, 偏析出的 CuO 或  $\text{Cu}_2\text{O}$  会润滑晶界促进烧结<sup>[15-18]</sup>, 但那只是微量, 与本实验中大量的 CuO/ $\text{TiO}_2$  液相产生的影响相比可以忽略不计.

不同煅烧温度粉体压片烧结所得 CCTO 陶瓷的室温介电常数和介电损耗随频率的变化曲线如图 3 所示. 随着频率的升高, 各样品的介电常数逐渐降低, 在 100 kHz 附近出现明显的松弛峰. 这是典型的德拜弛豫过程. 没有形成 CCTO 晶相的陶瓷粉体所得陶瓷的介电常数和损耗普遍较高,  $500\text{ }^{\circ}\text{C}$  样品的介电常数最高, 在 1 kHz 时达到  $4.7\times 10^4$ . 这一现象可以通过 IBLC 模型解释, 结合图 2 可以看出, 介电常数的增加与晶粒尺

寸变大有关.介电损耗随测试频率增加呈现先减小再增大的趋势,在 1 kHz 时降到 0.11.值得一提的是,形成 CCTO 晶相的陶瓷粉体压片烧结所得陶瓷的介电损耗表现相对较好,在 1 kHz 时达到 0.15.这可能是因为相比于烧结时 CCTO 晶粒的自然生长,未形成 CCTO 晶相的样品在烧结时形成的氧空位较多.这虽然在一方面会促进烧结过程致使晶粒长大<sup>[13-14]</sup>,提高其介电常数,但另一方面氧空位的增多也会增大其介电损耗.



(a) 450 °C, (b) 500 °C, (c) 550 °C, (d) 600 °C.

图2 不同煅烧温度所得陶瓷粉体烧结制得陶瓷样品的金相显微镜照片

Fig.2 Metallographic microscope images of ceramics obtained from powders after different calcination temperatures

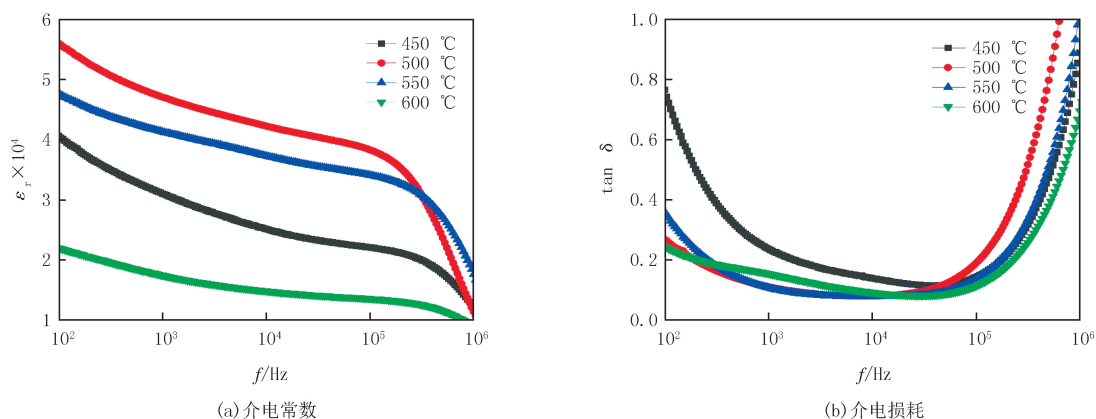


图3 经不同温度煅烧所得陶瓷粉体烧结所得CCTO陶瓷在室温下的介电性能

Fig.3 Dielectric properties of CCTO ceramics obtained from different powders with different calcination temperatures

为进一步探究陶瓷粉体相组成对陶瓷介电性能的影响,选取了 500 °C 和 600 °C 煅烧陶瓷粉体代表未形成和形成 CCTO 晶相两种情况,对两个样品在不同温度下的介电频谱进行了测试.由图 4 可以看出,500 °C 和 600 °C 样品都呈现随温度的升高介电常数下降的趋势,且未形成 CCTO 晶相的样品在低频区随着温度升高,出现弛豫峰逐渐明显的现象.介电损耗方面,500 °C 样品和 600 °C 样品都表现出随着温度升高而升高的趋势,可以对比看出,在形成 CCTO 晶相下烧结可以更好地控制介电损耗.这与上述讨论相一致.

从图 5 可以观察到,两种样品的介电常数随着温度的变化趋势大致相同,未形成 CCTO 晶相的样品介

电常数普遍高于形成 CCTO 晶相的样品,但形成 CCTO 晶相的样品在温度稳定性方面表现更好.在介电损耗方面,形成 CCTO 晶粒的样品在低频区的温度稳定性优于未形成晶粒的,且形成 CCTO 晶相的样品在低频区的介电损耗快速增长区间要比未形成晶粒的滞后,呈现出较好的稳定性.综上所述,CCTO 晶粒在烧结过程中自然生长较于在烧结过程中才形成 CCTO 晶粒的样品,温度稳定性更好.

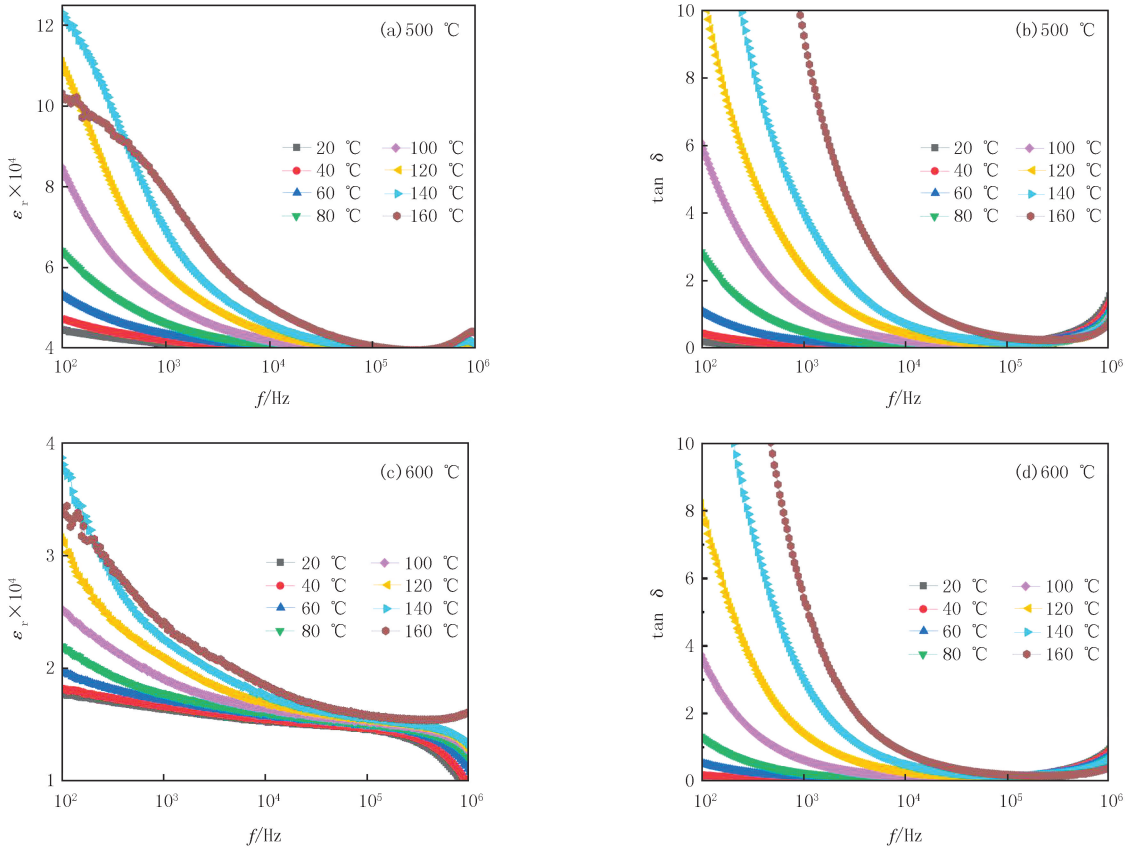


图4 不同CCTO陶瓷的在不同测试温度下的介电频谱图

Fig. 4 The dependences of dielectric properties on frequency of different ceramics at different measurement temperatures

图 6 中所有曲线给出了部分半圆圆弧,对应晶界电阻和恒相角元件(CPE)的贡献.曲线与  $Z'$  的非零截距为晶粒电阻( $R_g$ ), $Z'$  轴上两个半圆圆弧截距的差值为其晶界电阻( $R_{gb}$ ).晶粒电阻(25.01  $\Omega$ , 17.02  $\Omega$ , 13.25  $\Omega$ , 25.60  $\Omega$ )很小,普遍比晶界电阻( $4.9 \times 10^5 \Omega$ ,  $9.3 \times 10^5 \Omega$ ,  $5.9 \times 10^5 \Omega$ ,  $3.9 \times 10^6 \Omega$ )要小 4~5 个数量级,即  $R_g \ll R_{gb}$ ,样品由半导化晶粒和绝缘晶界组成,因而本研究中的大介电常数可以用 IBLC 模型来解释.这与上述结论相照应<sup>[19]</sup>.阻抗谱拟合出的 CPE 值分别为  $1.1 \times 10^{-8}$  F,  $1.2 \times 10^{-8}$  F,  $2.0 \times 10^{-8}$  F 和  $6.9 \times 10^{-9}$  F.550  $^{\circ}\text{C}$  的样品 CPE 最大,但其较低的晶界电阻  $R_{gb}$  会减少晶界聚集电荷的功能,进而降低其介电常数.600  $^{\circ}\text{C}$  虽然拥有可观的  $R_{gb}$ ,但较低的 CPE 导致其介电性能无法很好的表现.450  $^{\circ}\text{C}$  和 500  $^{\circ}\text{C}$  的 CPE 大致相同,但其不同的晶界电阻所导致的介电常数的差异可以在图 3 中看出.晶界的高阻态与其晶界内的缺陷浓度有一定关系,晶界电阻越高其内部缺陷越少,导致样品介电损耗变小,可以从图 3 和图 6 对应看出其关系.综上所述:500  $^{\circ}\text{C}$  的样品 CPE 较高, $R_g$  较低, $R_{gb}$  较高.由 IBLC 模型推测其为介电性能最好的样品,与介电性能实际测试结果一致.

### 3 结 论

本文利用溶胶-凝胶法在不同煅烧温度下制备出了陶瓷粉体,并经压片烧结制得了 CCTO 陶瓷样品,通过 XRD、金相显微镜及 LCR 测试仪,研究了煅烧温度对陶瓷结构和性能的影响,得到如下结论.

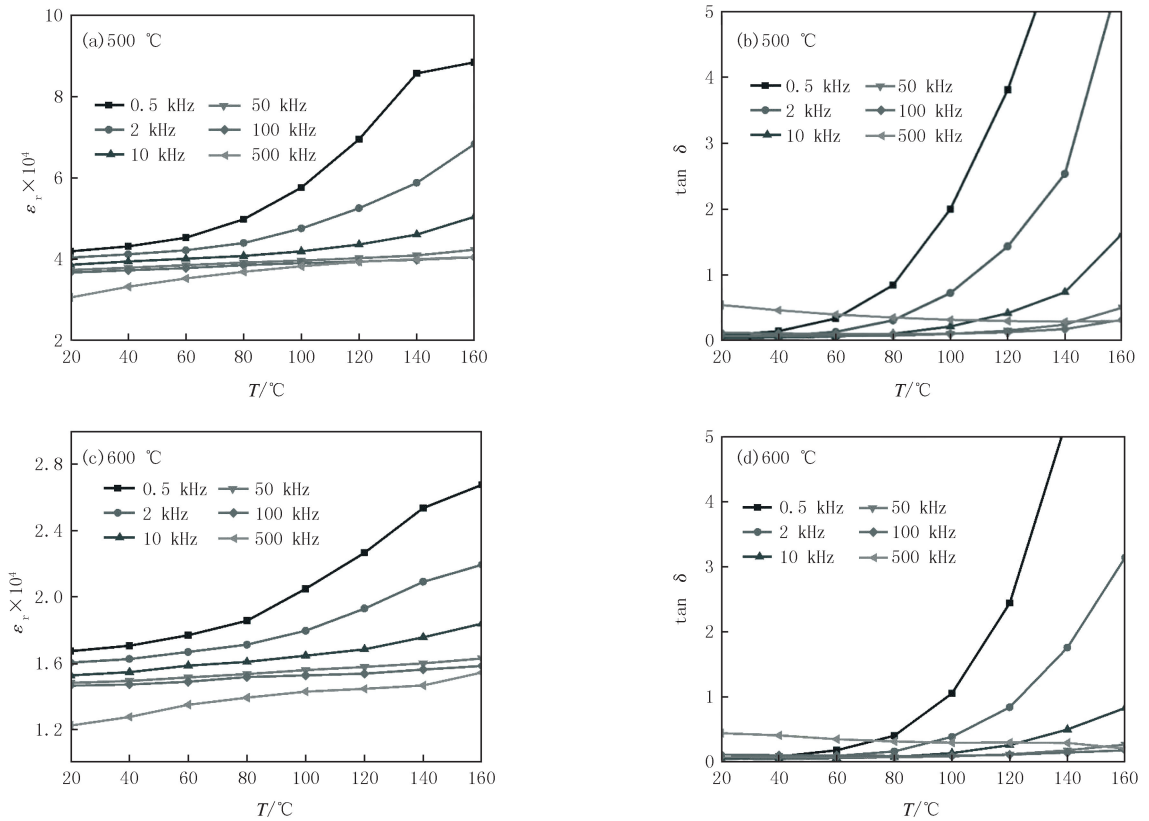


图5 不同CCTO陶瓷的在不同测试频率下的介电温谱图

Fig.5 The dependences of dielectric properties on measurement temperature for different ceramics at different measurement frequency

1) 450~550 °C 低温煅烧的陶瓷粉体不存在 CCTO 晶相,只含有 CuO 和 TiO<sub>2</sub> 等相,在烧结过程中会有 CuO/TiO<sub>2</sub> 的液相生成,促进了晶粒生长;600 °C 煅烧后得到主相为 CCTO 的陶瓷粉体压片烧结所得陶瓷的氧空位相对较少,所以介电损耗表现相对较好。

2) 未形成 CCTO 晶相的陶瓷粉体压片烧结后得到的陶瓷拥有更加平滑粗大的晶粒和清晰的晶界,以至于其拥有更高的介电常数和介电损耗,介电弛豫更加明显;形成 CCTO 晶相的陶瓷粉体压片烧结后所得陶瓷则表现出更加出色的温度稳定性和频率稳定性。

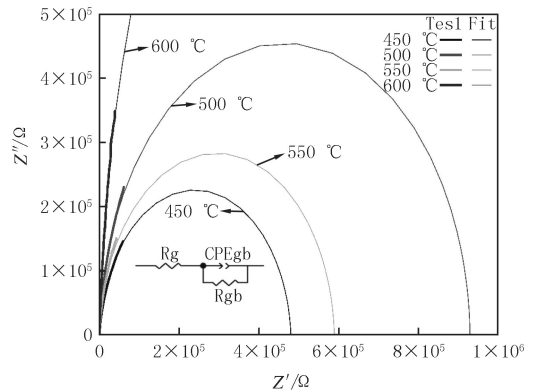


图6 不同CCTO陶瓷样品在室温下的阻抗复平面图

Fig.6 The impedance spectra measured at room temperature of different CCTO ceramics

参 考 文 献

[1] LI Y, LIANG P, CHAO X, et al. Preparation of CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> ceramics with low dielectric loss and giant dielectric constant by the sol-gel technique[J]. Ceramics International, 2013, 39: 7879-7889.

[2] ADAMS T B, SINCLAIR D C, WEST A R. Characterization of grain boundary impedances in fine- and coarse-grained CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> ceramics[J]. Physical Review B, 2006, 73: 094124.

[3] BENDER B A, PAN M J. The effect of processing on the giant dielectric properties of CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub> [J]. Materials Science and Engineering: B, 2005, 117(3): 339-347.

[4] ALMEIDA-DIDRY S D, AUTRET C, HONSTETTRE C, et al. Capacitance scaling of grain boundaries with colossal permittivity of CaCu<sub>3</sub>Ti<sub>4</sub>O<sub>12</sub>-based materials[J]. Solid State Sciences, 2015, 42: 25-29.

- [5] ISLAM M S, CHANCE W M, LOYE H C, et al. Dielectric properties and energy storage performance of CCTO/polycarbonate composites: influence of CCTO synthesis route[J]. *Journal of Sol-Gel Science and Technology*, 2014, 73(1): 22-31.
- [6] JIA R, ZHAO X, LI J, et al. Colossal breakdown electric field and dielectric response of Al-doped  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics[J]. *Materials Science and Engineering: B*, 2014, 185: 79-85.
- [7] SINGH L, MANDAL K D, RAI U S, et al. Effect of site selection on dielectric properties of Fe doped  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  electro-ceramic synthesized by citrate nitrate gel route[J]. *Indian Journal of Physics*, 2014, 88(7): 665-670.
- [8] FELIX A A, BEZZON V D N, ORLANDI M O, et al. Role of oxygen on the phase stability and microstructure evolution of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics[J]. *Journal of the European Ceramic Society*, 2017, 37(1): 129-136.
- [9] NED T T, FRANCIS H D, SHANE G D. The Fundamental Mechanism Behind Colossal Permittivity in Oxides. *Advanced Materials*, 2019, 31(51): 1904746.
- [10] TSANG T F, KUO T L. New insights into understanding the defect structures and relationship of frequency dependences of dielectric permittivity and ac conductivity of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ [J]. *Journal of Applied Physics*, 2019, 125(21): 215106.
- [11] 倪维庆, 俞建长, 郑兴华, 等. 预烧温度对  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  陶瓷结构和介电性能的影响[J]. *稀有金属材料与工程*, 2007, 36: 505-508.  
NI W Q, YU J C, ZHENG X H, et al. Effect of sintering temperature on the structure and dielectric properties of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics[J]. *Rare Metal Materials and Engineering*, 2007, 36: 505-508.
- [12] 贾鹏博, 王显威, 王小二, 等. 溶胶-凝胶法制备  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  陶瓷及其介电性能研究. *人工晶体学报*, 2016, 45: 725-729.  
JIA P B, WANG X W, WANG X E, et al. Preparation and dielectric properties of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics by sol-gel method[J]. *Journal of Synthetic Crystals*, 2016, 45: 725-729.
- [13] REED J S, WILEY J. Principles of Ceramics Processing[J]. *Materials Research Bulletin*, 1995, 30: 1179-1184.
- [14] GELFUSO M V, URIBE J O M, THOMAZINI D. Deficient or excessive  $\text{CuO-TiO}_2$  phase influence on dielectric properties of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics[J]. *Applied Ceramic Technology*, 2018, 16(2): 868-882.
- [15] KWON S, HUANG C C, SUBRAMANIAN M A, et al. Effects of cation stoichiometry on the dielectric properties of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ [J]. *Alloys and Compounds*, 2009, 473(1/2): 433-436.
- [16] LI T, CHEN Z, SU Y, et al. Effect of grain size and Cu-rich phase on the electric properties of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics, [J]. *Journal of Materials Science*, 2009, 44: 6149-6154.
- [17] KWON S, CANN D P. Relationship among the phase equilibria, microstructures, and dielectric properties of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics via different sintering time[J]. *Journal of Materials Science*, 2009, 44: 4117-4123.
- [18] WANG B, PU Y P, WU H D, et al. Influence of sintering atmosphere on dielectric properties and microstructure of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics[J]. *Ceramics International*, 2013, 39: 525-528.
- [19] MAO P, WANG J, LIU S, et al. Grain size effect on the dielectric and non-ohmic properties of  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  ceramics prepared by the sol-gel process[J]. *Journal of Alloys and Compounds*, 2019, 778: 625-632.

## Effect of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ precursor crystal on dielectric properties of ceramic

Wang Xianwei, Li Shengnan, Zhao Xuezhi, Ma Yonghao, Shang Shuying, Shang Jun, Yin Shaoqian, Hu Yanchun

(School of Physics; Henan Key Laboratory of Photovoltaic Materials, Henan Normal University, Xinxiang 453007, China)

**Abstract:**  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$  (CCTO) ceramic powders were prepared by sol-gel method. The effect of calcined CCTO precursor on the dielectric properties of ceramics after sintering was investigated. The phase of the powder was controlled by controlling the calcination temperature (450 °C, 500 °C, 550 °C, 600 °C). Finally, the powder was sintered at 1 050 °C. The results show that the pure CCTO crystal phase can also be obtained by sintering the powder at low temperature. The samples sintered without CCTO crystal phase are smoother and coarser with higher dielectric constant and loss. Among them, the dielectric constant of 500 °C sample is the best, reaching  $4.7 \times 10^4$  at 1 kHz, and the dielectric loss is also reduced to 0.11 at 1 kHz, and the dielectric relaxation is more obvious. The samples sintered under CCTO crystal phase show better temperature stability and frequency stability in dielectric properties.

**Keywords:**  $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ ; dielectric properties; crystalline phases; calcination temperature